

脳型情報処理ハードウェア実現に向けた パルス結合位相振動子に基づくスパイクベース演算

Spike-based computation based on pulse-coupled phase oscillators toward its brain-like hardware implementation

松坂 建治 田中 秀樹 大久保 悟 東原 敬 森江 隆
Kenji Matsuzaka Hideki Tanaka Satoru Ohkubo Takashi Tohara Takashi Morie

九州工業大学 大学院生命体工学研究科 脳情報専攻

Department of Brain Science and Engineering, Graduate School of Life Science and Systems Engineering, Kyushu Institute of Technology

In order to achieve brain-like intelligent information processing hardware, we study time-domain analog computation approaches using continuous-time nonlinear dynamics with asynchronous spike pulses. A system of pulse-coupled phase oscillator is known as a contraction model of neurons which performs this computation. In this work, we propose a spike-based computation approach based on pulse-coupled phase oscillators for integrated circuit implementation. We show CMOS LSI implementation results of a system of pulse-coupled phase oscillator, and its measurement results.

1. はじめに

脳の情報処理機能をまねて、もしくはそれにヒントを得て知能を実現しようとする試みでは、通常はモデル研究が主体であり、それをデジタル計算機で実行する方法が採られることが多いが、これは必然的に離散時間離散状態での演算になる。我々はアナログ的な物理系における連続時間連続状態ダイナミクスでの演算の重要性を従来より意識して、アナログ CMOS 集積回路 (LSI) による知能情報処理システムの構築を目指してきた。特に、神経ネットワークのスパイクパルスによる時空間ダイナミクスを重視し、スパイクの同期性を利用した情報処理のための結合位相振動子系の集積回路化を行ってきた。

結合位相振動子系は、生体の脳の特徴的な情報処理表現であるニューロン発火の同期現象の縮約モデルである。結合した振動子間の相互作用は位相差の関数である位相応答関数で決定される。この位相応答関数の違いによって異なる同期現象が引き起こされる [Kuramoto 91, Kuramoto 84]。結合位相振動子は相互作用の伝達方法の違いにより、位相結合モデルとパルス結合モデルに分類される。位相結合モデルでは、振動子間で位相状態値の情報そのものを相互に伝達する。一方、パルス結合モデルでは位相状態を反映したパルスタイミングを相互に伝達する。

これまでに、位相結合モデルによる結合位相振動子のダイナミクスを実現する CMOS 回路が提案され、大局的画像領域分割処理 [Kawashima 09] に応用されている。この CMOS 回路は、パルス幅変調 (PWM) 信号を用いた A-D 融合回路方式 [Morie 04] を用いて実現されている。この方式は任意の非線形変換を実行可能なため、非線形ダイナミカルシステムの実現に適している。しかし、この回路方式では状態変数をクロック同期した PWM 信号に変換して離散時間演算を行うため、微分方程式で表される連続時間ダイナミクスを離散化する必要がある、動作周期および演算効率が制限されるという欠点があった。

一方、パルス結合モデルの場合、位相変数はパルスタイミングで表現され、動作周期は振動子の振動周期そのものとなる。また、更新動作は振動子が準周期的に発するスパイクによって

非同期的なタイミングで行われ、外部クロックを必要としない。この更新動作による演算結果は振動子の次の発火タイミングに直接反映されるため、振動子のダイナミクスを連続時間で演算できる。これまでに我々は、位相応答関数を変形・簡略化して回路実装を容易にし、スパイクベース演算のためのパルス結合位相振動子モデルを実現するアナログ CMOS 回路を提案し、LSI 実装してきた [Matsuzaka 12, 松坂 12]。

本研究では、パルス結合位相振動子系を実現する CMOS 回路の LSI 試作および測定結果を示し、連続時間系でのスパイクを用いた演算方式の特徴と知能処理への応用について考察する。

2. スパイクベース演算のための振動子モデル

2.1 パルス結合位相振動子モデル

パルス結合位相振動子モデルは、Winfree モデル [Winfree 80] として知られる以下のダイナミクスで表わされる。

$$\frac{d\phi_i}{dt} = \omega_i + Z(\phi_i)S(t) \quad (1)$$

ここで ϕ_i は周期 2π の位相変数であり、 ω_i は固有周波数である。また、 $Z(\phi_i)$ は位相応答関数であり、 $S(t)$ は他の振動子からの入力項である。

パルス結合位相振動子の振る舞いは積分発火モデルのダイナミクスで表現できる [Mirollo 90]。図 1 に積分発火ニューロンと位相振動子の動作の対応を示す。単純な積分発火モデルでは、他のニューロンからのスパイク入力によりニューロンの内部電位が上昇し、一定のしきい値に達した時にスパイクを出力するとともに、内部電位は静止電位にリセットされる。ここで積分発火ニューロンに定常入力を与え、内部電位を位相状態、しきい値を位相値 2π と置き換える。位相状態は定常入力により単調増加し、位相状態値が 2π に達するたびにスパイクが出力されるため、出力スパイクも周期 2π で時間軸上に展開される。これにより、スパイクの出力タイミングは時間軸上でその振動子の位相状態値が 2π (または 0) であることを示す。この時間軸上の周期的なスパイクタイミングによって振動子は位相情報を伝達する。

パルス結合モデルにおける入力項 $S(t)$ をスパイク入力の和

連絡先: 松坂 建治, 九州工業大学,

〒 808-0196 北九州市若松区ひびきの 2 番 4 号,

E-Mail: matsuzaka@brain.kyutech.ac.jp

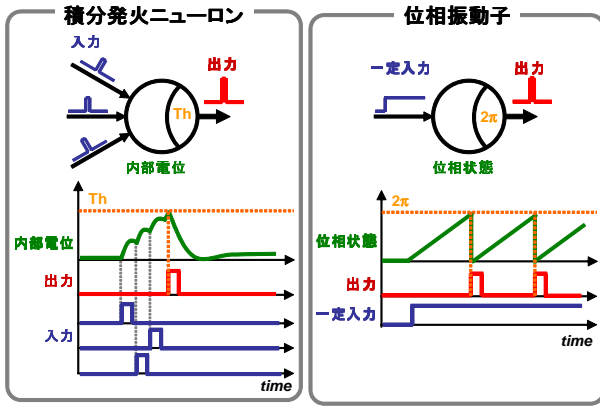


図 1: 積分発火ニューロンモデルと位相振動子の対応。

とすると以下の式が得られる。

$$S(t) = \frac{K_0}{N} \sum_{j=1}^N \sum_{n=1}^{\infty} \delta(t - t_{jn}) \quad (2)$$

ここで K_0 は結合強度、 N は相互結合している振動子の数、 t_{jn} は発火時間を表す。 δ はディラックのデルタ関数であり、パルス幅をもたないスパイクタイミングを表す。しかし、実際の回路では図 2(a) のようにスパイクパルスは Δt の時間幅をもち、この期間で $Z(\phi_i)$ の値に応じて ϕ_i の更新を行う。

$t = t_{jn}$ のときスパイクを出力し、 ϕ_j がリセットされて $\phi_j = 0$ となるので、式 (1) は以下のように表現できる。

$$\frac{d\phi_i}{dt} = \omega_i + \frac{K_0}{N} \sum_{j=1}^N \sum_{n=1}^{\infty} Z(\phi_i - \phi_j) \delta(t - t_{jn}). \quad (3)$$

この系において、相互結合している振動子間の位相変数の差分に対する関数 Z の計算は、スパイクの伝達のみで実現される。

2.2 系のダイナミクス

パルス結合位相振動子モデルの状態更新の一例を図 2 に示す。振動子の位相変数 ϕ_i は ω_i によって連続的に単調増加し、位相変数が一定のしきい値 (2π) に達すると位相状態値はリセットされ、同時にスパイクを発生する。他の振動子からのスパイクが入力するタイミングにおける $Z(\phi_i)$ の値を参照することで、振動子間の位相変数差分の関数値を決定する。この結果を自身の位相状態値に加算することで、図 2(d)(e) に示すように、次に状態値がしきい値に達するタイミング (スパイクタイミング) が変化する。スパイクによる更新が行われるとき $Z(\phi_i)$ が正の値である場合、振動子の状態値は増加するため更新を受けた振動子の次のスパイク発火タイミングは進む。また、 $Z(\phi_i)$ が負の値である場合、振動子の状態値は減少するため更新を受けた振動子の次のスパイクタイミングは遅れる。図 2 の例では、2 つの振動子のスパイクタイミングは更新毎に互いに近づき、最終的には同相同期状態となる。

パルス結合位相振動子系は、位相を連続時間で表わしながらも更新演算は離散的なスパイクタイミングで実行される。また、振動子間の位相差は各振動子の発するスパイクタイミングの位相差で表わされる。

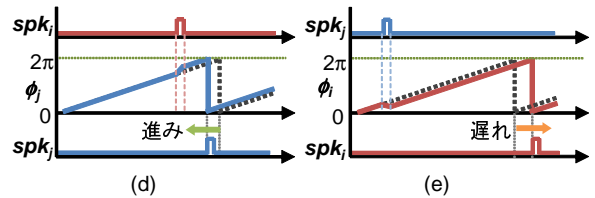
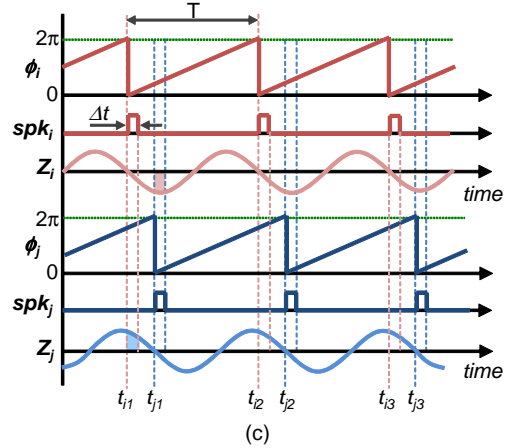
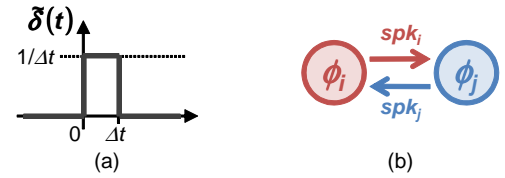


図 2: パルス結合位相振動子系のダイナミクスの例。(a) 時間幅をもつスパイク入力、(b) 2 つの振動子の相互結合、(c) 各振動子の位相状態値および出力スパイク、(d) 正の位相状態更新、(e) 負の位相状態更新。

3. パルス結合位相振動子回路

3.1 CMOS 回路構成および LSI 試作結果

我々はこれまでに、パルス結合位相振動子モデルを実現するアナログ CMOS 回路を提案し、LSI 実装している [Matsuzaka 12]。パルス結合位相振動子回路の構成を図 3 に示す。1 つの振動子を表す単位回路は、振動子回路 OSC 、位相応答関数生成回路 $ZGEN$ および位相状態更新回路 UPD で構成される。 OSC は振動子の位相状態の保持と周期発火を実現し、 $ZGEN$ は OSC 内部の位相状態に応じて時間軸上に 3 値関数で表わされる位相応答関数 $Z(\phi_i)$ を生成する。また、 UPD はスパイク入力と位相応答関数の積分演算を行い、積分値に応じて OSC 内の位相状態を加算または減算する。

2 素子相互結合のパルス結合位相振動子回路を TSMC 0.25 μm プロセス (1-Poly, 5-Metal) で設計および試作した [Matsuzaka 12]。試作 LSI の顕微鏡写真を図 4 に、LSI の諸元を表 1 に示す。供給電源電圧は 3.3V、電力消費は約 840 μW であり、更新周期は 1 μsec である。また、1 振動子を構成する単位回路のレイアウト面積は 200 \times 150 μm^2 となった。

3.2 測定結果

試作したパルス結合位相振動子 LSI を用いて、2 素子結合での同期現象を観測した結果を図 5 に示す。図 5(A) に同相同期の測定結果を示す。位相応答関数には $-\sin$ を近似した 3 値関

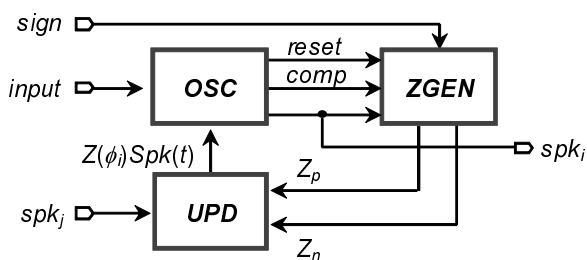


図 3: パルス結合位相振動子単位回路の構成.

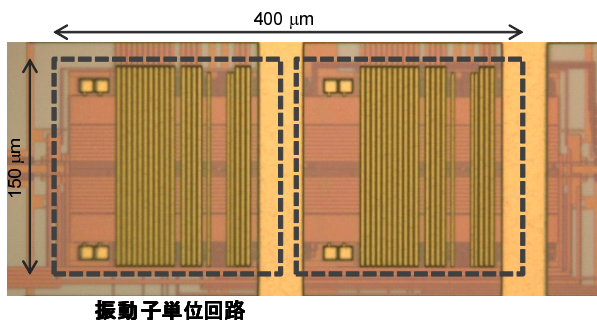


図 4: パルス結合位相振動子回路の LSI 試作結果.

数を用い、2つの振動子間の初期位相差は約 0.95π とした。測定の結果、2つの振動子のスパイクは徐々に近づき最終的に同相同期の状態に収束した。

また、図 5(B) に逆相同期の測定結果を示す。位相応答関数は $+\sin$ を近似した 3 値関数とし、初期位相差は約 0.05π と設定した。この条件では、2つの振動子のスパイクは徐々に離れ最終的に逆相同期に収束した。

パルス結合方式の位相振動子系のアナログ集積回路での実装により、連続時間での同期現象を再現することができた。既存の集積回路技術を用いて高集積化が容易なので、大規模な結合振動子系を構築することが可能である。以下では、パルス結合モデルを用いることの利点と集積回路実現の方式について考察すると共に、知能情報処理システムへの応用に向けた試みについて述べる。

4. 考察

4.1 位相結合モデルとパルス結合モデルの比較

結合振動子系で同期現象を起こす場合、位相結合モデルでは振動状態を保つためには結合強度を大きく設定できないと

表 1: パルス結合位相振動子回路諸元.

Technology	TSMC 0.25 μm 1-Poly 5-Metal CMOS
Layout area	400 \times 150 μm^2
Supply voltage	3.3 V
Update period	1 μs
Power consumption	840 μW (estimated by HSPICE)

いう問題があり、高速化に限界がある。一方、パルス結合モデルでは、結合強度を大きく設定しても位相変数に与える影響が瞬間的な変動であるために振動状態を保つことが可能である。よって、パルス結合モデルは原理的に同期状態への収束が高速である。

また、現実の物理系ではスパイクパルス幅が無小ではなく有限であるため、スパイクが入力している間も微分方程式系でのアナログ計算が行われて、状態更新が起こる。このため、パルス結合モデルにおいて同期状態に至る速度はさらに速くなる。

4.2 回路実現方式の比較

連続モデルの微分方程式系を実現する物理系をアナログ回路で実現しようとすると、回路を構成する素子の物理特性の制限により複雑で非線形な結合関数を実現することが難しい。離散時間化してデジタル回路で実現する場合でも同様に、複雑な結合関数の実現法に課題がある。また、微分方程式をオイラー法で差分方程式に離散化した場合、時間刻みを細かくするほど計算量は増加する。さらに、デジタル回路では演算精度に応じたビット数の回路を用意する必要があり、回路規模が増大するため超並列化が難しくなるという問題がある。

一方、パルス結合モデルに基づくスパイクベース演算では、状態更新が連続時間の微分方程式で表されても、結合は離散時間的であり、スパイクタイミングという時間軸上の瞬間的なタイミングで状態を表現するため、時間軸に展開した波形を用意することで複雑な結合関数を実現できる。微分方程式をスパイクベース演算に変換したときの計算要素の増加は、一定量の増加分(固有周期)の計算としきい値判定処理であり、スパイクが入力していない期間は結合関数の計算は行わないですむため、トータルの計算量は減少する。以上のことから、複雑な非線形関数の実現および計算コストの面において、スパイクベース演算は有利であるといえる。

5. スパイクベース演算を用いた知能情報処理の実現に向けて

スパイクタイミングで状態を表現し、時間軸上で計算を行うスパイクベース演算を情報処理に有効に利用する一つの鍵はスパイクの同期性である。これを知能情報処理へ発展させる第一歩として、視覚処理モデルへの応用を期待している。知能的な視覚処理モデルの例として、自然画像の大局的画像領域分割処理を実行する結合マルコフ確率場 (MRF) モデルがある [Okada 99]。結合 MRF モデルにおいて、1つの画素は強度変数と隠れ変数で構成され、近傍画素の状態値の差によって複雑な非線形関数で相互作用する。このモデルでは、画素間での隠れ変数の一致はそれらの画素が同一の領域に属していることを表し、スパイクタイミングでの表現では同期状態に対応する。

すなわち、結合 MRF モデルの強度変数と隠れ変数をそれぞれパルス結合位相振動子と置き換えると、各変数は振動子の位相変数として、また近傍との差による相互作用は振動子の位相応答関数として扱うことができ [松坂 12]、振動子間のスパイクの同相または逆相同期の状態は、画素の領域の一致または不一致に対応する。スパイクベース演算方式は同期状態への収束が非常に高速であり、複雑な非線形関数も実現可能であることから、結合 MRF モデルにスパイクベース演算方式を適用し大規模集積化することで、高速かつ高効率で大局的画像領域分割処理を実行する視覚情報処理システムが構築できる。

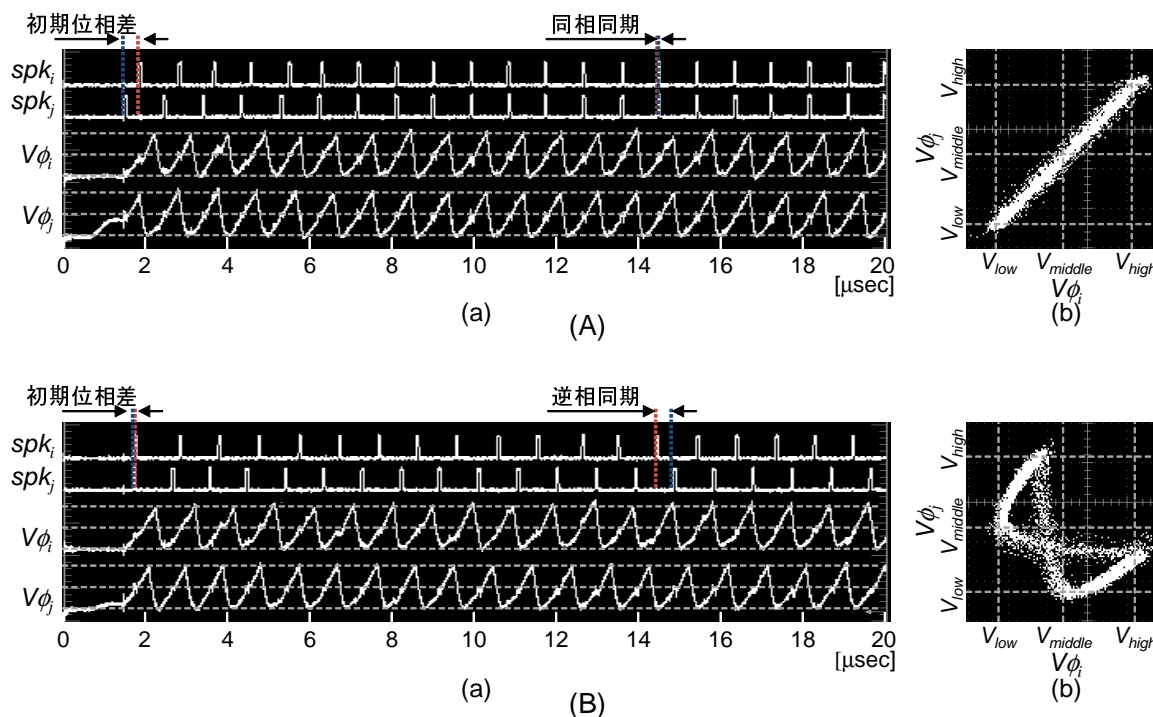


図 5: パルス結合位相振動子 LSI の測定結果. (A) 同相同期状態 (初期位相差 $\Delta\phi = 0.05\pi$, 位相応答関数は $-\sin$ の近似関数), (B) 逆相同期状態 ($\Delta\phi = 0.95\pi$, 位相応答関数は $+\sin$ の近似関数), (a) 観測した出力波形, (b) $V_{\phi_i} - V_{\phi_j}$ プロット.

6. まとめ

パルス結合位相振動子系に基づいたスパイクベース演算を実行するハードウェア実現のために、結合位相振動子回路の LSI 試作および同期動作の測定結果を示し、CMOS 回路を用いた大規模ネットワーク構築の見込みを示した。さらに、スパイクベース演算を用いた情報処理およびハードウェアの利点を考察し、知能情報処理の一例として画像領域分割への応用を示した。

謝辞

本研究の一部は、科研費 (23650118, 22300081) および最先端研究開発支援プログラム (FIRST 合原最先端数理モデルプロジェクト) からの支援を受けた。また、LSI 設計は東京大学大規模集積システム設計教育研究センターを通し、シノプシス株式会社、日本ケイデンス株式会社、メンター株式会社の協力で行われた。

参考文献

- [Kawashima 09] Kawashima, Y., Atuti, D., Nakada, K., Okada, M., and Morie, T.: Coarse Image Region Segmentation using Region- and Boundary-based Coupled MRF Models and their PWM VLSI Implementation, in *Proc. Int. Joint Conf. on Neural Networks (IJCNN 2009)*, pp. 1559–1565, Atlanta, USA (2009)
- [Kuramoto 84] Kuramoto, Y.: *Chemical Oscillation, Waves, and Turbulence*, Springer, Berlin (1984)
- [Kuramoto 91] Kuramoto, Y.: Collective Synchronization of Pulse-Coupled Oscillators and Excitable Units, *Physica D*, Vol. 50, No. 1, pp. 15–30 (1991)
- [Matsuzaka 12] Matsuzaka, K., Tohara, T., Nakada, K., and Morie, T.: Analog cmos circuit implementation of a pulse-coupled phase oscillator system and observation of synchronization phenomena, *Nonlinear Theory and Its Applications, IEICE*, Vol. 3, No. 2, pp. 180–190 (2012)
- [Mirollo 90] Mirollo, R. and Strogatz, S.: Synchronization of Pulse-Coupled Biological Oscillators, *SIAM J. Appl. Math.*, Vol. 50, pp. 1645–1662 (1990)
- [Morie 04] Morie, T., Murakoshi, K., Nagata, M., and Iwata, A.: Pulse Modulation Techniques for Nonlinear Dynamical Systems and a CMOS Chaos Circuit with Arbitrary 1-D Maps, *IEICE Trans. Electron*, Vol. E87-C, No. 11, pp. 1856–1862 (2004)
- [Okada 99] Okada, M., Doya, K., Yoshioka, T., and Kawato, M.: A Region-Based Coupled MRF Model with the Phases as the Hidden Variables, *IEICE Technical Report*, Vol. 98, No. 674, pp. 239–246 (1999)
- [Winfree 80] Winfree, A. T.: *The Geometry of Biological Time*, Springer, New York (1980)
- [松坂 12] 松坂 建治, 田中 秀樹, 大久保 悟, 東原 敬, 森江 隆: LSI 実装に向けたパルス結合位相振動子系に基づくスパイクベース演算, Technical Report NC2012-58, 電子情報通信学会 NC 研究会, Vol. 112, No. 227, pp. 127-132 (2012)